

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-090424

(43)Date of publication of application : 27.03.2002

(51)Int.Cl.

G01R 31/28
 G01R 31/02
 G02F 1/13
 G02F 1/1345
 G09F 9/00
 G09F 9/30

(21)Application number : 2000-280270

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 14.09.2000

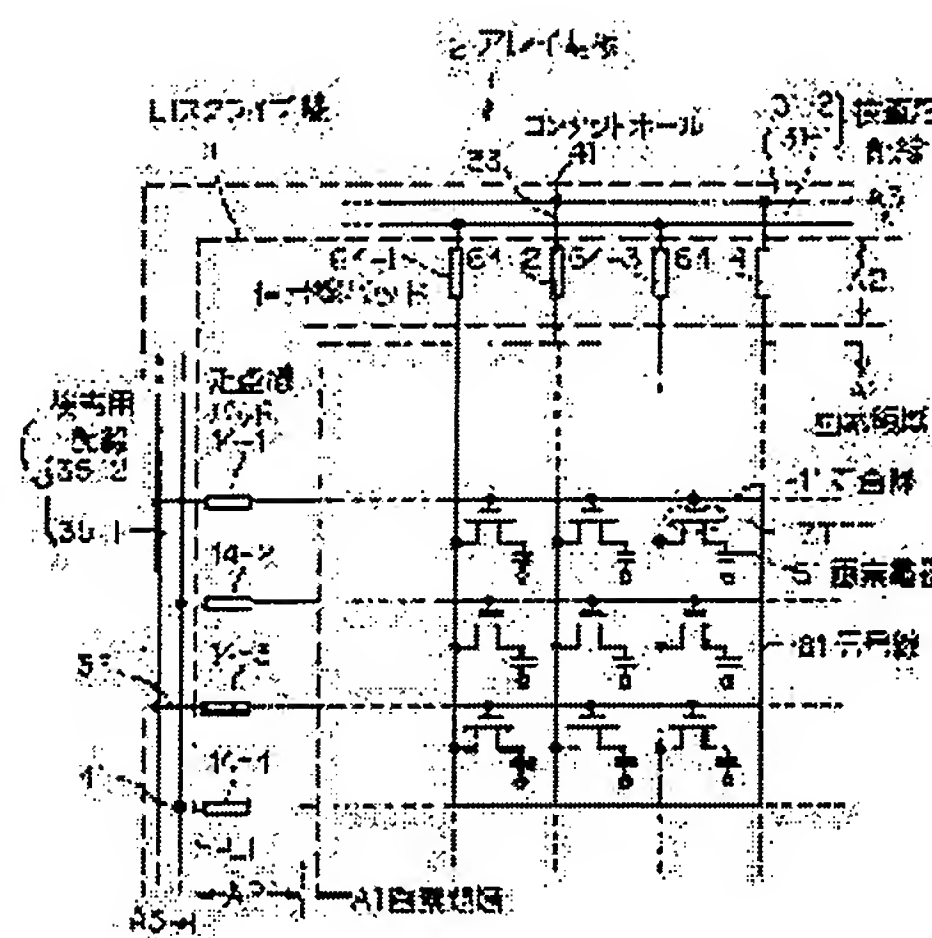
(72)Inventor : HAYASHI HISAAKI

(54) MATRIX ARRAY BOARD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a matrix array board, for a liquid crystal display device or the like, by which an array inspection process can be performed easily and surely even when the arrangement pitch of connecting pads in a peripheral edge part is 50 μm or less.

SOLUTION: In an array board 2 whose peripheral edge part is scribed and removed, two interconnections 31-1, 31-2 for inspection are installed at the outer side from a scribing line L1 along the row of signal line pads 64. The interconnection 31-1 for inspection at the inner side is connected to odd-numbered signal line pads 64-1, 64-3,.... The interconnection 31-2, for inspection, on the outer side is connected to even-numbered signal line pads 64-2, 64-4,.... Regarding scanning-line connecting pads 14, two interconnections 35-1, 35-2 for inspection are connected completely in the same manner.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-90424

(P2002-90424A)

(43) 公開日 平成14年3月27日 (2002.3.27)

(51) Int.Cl. ⁷	識別記号	F I	テ-マ-コード* (参考)
G 0 1 R 31/28		G 0 1 R 31/02	2 G 0 1 4
31/02		G 0 2 F 1/13	1 0 1 2 G 0 3 2
G 0 2 F 1/13	1 0 1	1/1345	2 H 0 8 8
1/1345		G 0 9 F 9/00	3 5 2 2 H 0 9 2
G 0 9 F 9/00	3 5 2	9/30	3 3 0 Z 5 C 0 9 4

審査請求 未請求 請求項の数 6 O L (全 7 頁) 最終頁に続く

(21) 出願番号 特願2000-280270 (P2000-280270)

(22) 出願日 平成12年9月14日 (2000.9.14)

(71) 出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72) 発明者 林 央晶

兵庫県姫路市余部区上余部50番地 株式会

社東芝姫路工場内

(74) 代理人 100059225

弁理士 薦田 璋子 (外3名)

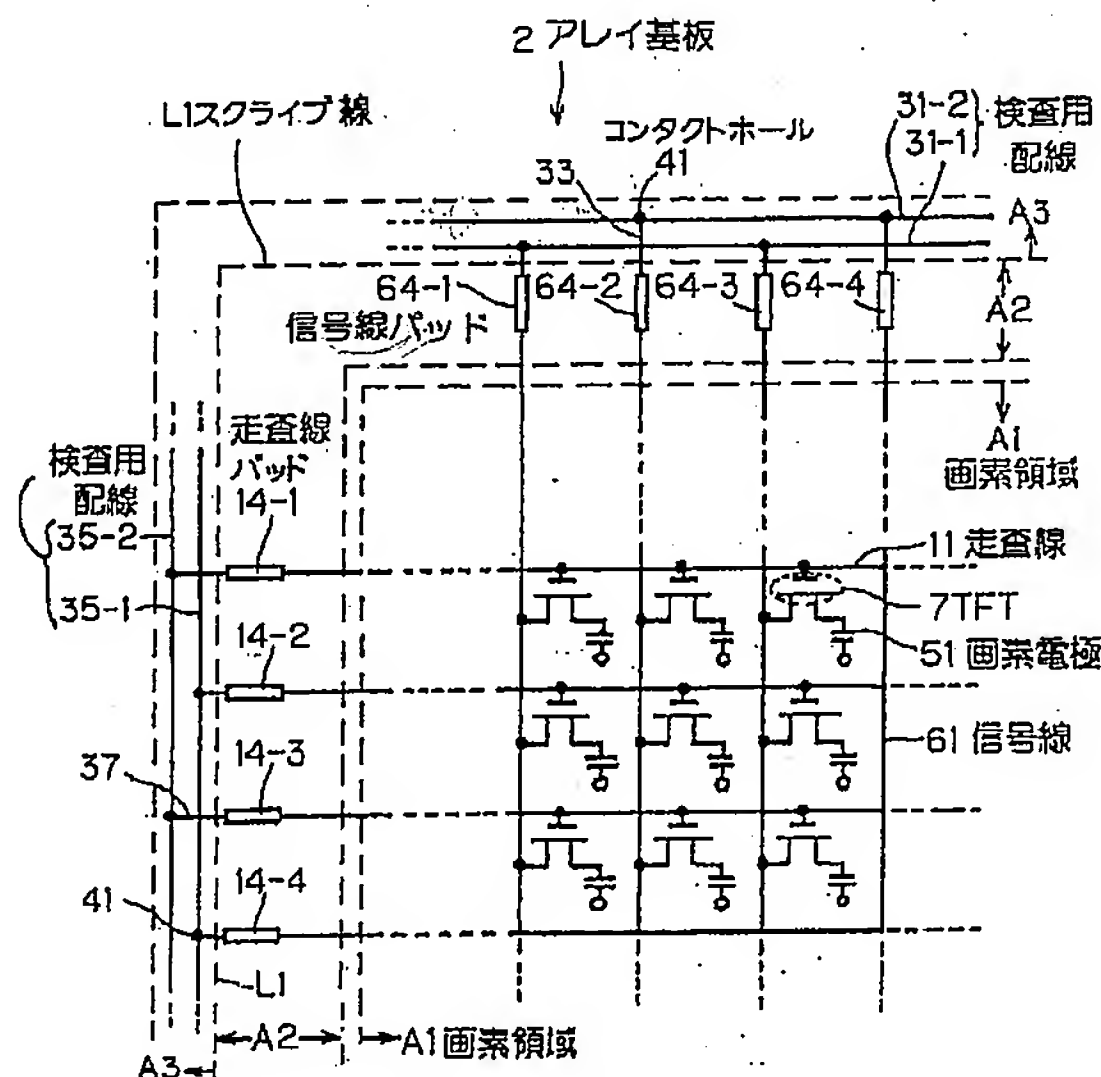
最終頁に続く

(54) 【発明の名称】 マトリクスアレイ基板

(57) 【要約】

【課題】 液晶表示装置用等のマトリクスアレイ基板において、検周縁部の接続パッドの配列ピッチが50μm以下である場合にも、アレイ検査工程を容易かつ確実にこなうことができるものを提供する。

【解決手段】 周縁部をスクライプ除去する前のアレイ原基板2において、信号線パッド64の列に沿って、スクライプ線L1より外側に2本の検査用配線31-1,-2を設ける。内側の検査用配線31-1が奇数番目の信号線パッド64-1,-3・・・に接続し、外側の検査用配線31-2が奇数番目の信号線パッド64-2,-4・・・に接続する。また、走査線接続パッド14についても全く同様に2本の検査用配線35-1,-2を接続する。



【特許請求の範囲】

【請求項1】複数の画素が配列されてなる一つの画素領域と、これを囲む接続用外周部と、
前記画素領域にあって、略平行に配列される複数の走査線と、この走査線に略直交して配列される複数の信号線と、これら走査線及び信号線により画されるマトリクス状の各領域に配置される画素電極と、
この画素電極ごとに設けられ、一の前記走査線と一の前記信号線との交点近傍にあって、一方の電極端子が該画素電極に接続し、他方の電極端子が該一の信号線に接続する各スイッチング素子と、
前記各信号線の一端または前記各走査線の一端から前記接続用外周部へと引き出されて形成され、前記画素領域の縁に沿って配列される接続パッドとを備えたマトリクスアレイ基板であって、
前記画素領域の外側で前記画素領域の縁に略平行に延びる検査用配線が、前記画素領域からの距離を違えて複数本配置され、
互いに隣り合う前記信号線または互いに隣り合う前記走査線が、それぞれ異なる前記検査用配線に電気的に接続することを特徴とするマトリクスアレイ基板。

【請求項2】前記検査用配線が、前記接続用外周部にあって分断除去される周縁部に配置されることを特徴とする請求項1記載のマトリクスアレイ基板。

【請求項3】前記検査用配線が、前記接続パッドを介して、前記信号線または前記走査線に接続することを特徴とする請求項1記載の液晶表示装置。

【請求項4】前記信号線が引き出された側、または前記走査線が引き出された側において、前記接続パッドが複数個ずつまとめられて複数の接続パッド群をなし、前記複数本の検査用配線がこれら接続パッドごとに設けられることを特徴とする請求項1記載のマトリクスアレイ基板。

【請求項5】前記接続パッド群の両端には、前記信号線からの引き出し線または前記走査線からの引き出し線と直接に接続されないダミーパッドが設けられ、前記検査用配線の一端または両端が、前記ダミーパッドに接続されることを特徴とする請求項4記載のマトリクスアレイ基板。

【請求項6】前記検査用配線が、前記信号線が引き出された側、及び、前記走査線が引き出された側の両方に設けられ、前記信号線及び前記走査線が、いずれも、隣り合うもの同士で異なる前記検査用配線に接続されことを特徴とする請求項1記載のマトリクスアレイ基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置に代表される平面表示装置や、X線検出装置に代表される平面検出器等を得るためのマトリクスアレイ基板に関す

る。

【0002】

【従来の技術】近年、液晶表示装置等の平面表示装置は、薄型、軽量、低消費電力の特徴を生かして、パーソナル・コンピュータ、ワードプロセッサあるいはTV等の表示装置として、更に投射型の表示装置として各種分野で利用されている。

【0003】中でも、各画素電極にスイッチ素子が電気的に接続されて成るアクティブマトリクス型表示装置は、隣接画素間でクロストークのない良好な表示画像を実現できることから、盛んに研究・開発が行われている。

【0004】以下に、光透過型のアクティブマトリクス型液晶表示装置を例にとり、その構成について簡単に説明する。

【0005】一般に、アクティブマトリクス型液晶表示装置は、マトリクスアレイ基板（以下アレイ基板と呼ぶ）と対向基板とが所定の間隔をなすよう近接配置され、この間隔中に、両基板の表層に設けられた配向膜を介して液晶層が保持されて成っている。

【0006】アレイ基板においては、ガラス等の透明絶縁基板上に、上層の金属配線パターンとして例えば複数本の信号線と、下層の金属配線パターンとして例えば複数本の走査線とが絶縁膜を介して格子状に配置され、格子の各マス目に相当する領域にITO(Indium-Tin-Oxide)等の透明導電材料からなる画素電極が配される。そして、格子の各交点部分には、各画素電極を制御するスイッチング素子が配されている。スイッチング素子が薄膜トランジスタ（以下、TFTと略称する。）である場合には、TFTのゲート電極は走査線に、ドレイン電極は信号線にそれぞれ電気的に接続され、さらにソース電極は画素電極に電気的に接続されている。

【0007】対向基板は、ガラス等の透明絶縁基板上にITO等から成る対向電極が配置され、またカラー表示を実現するのであればカラーフィルタ層が配置されて構成されている。

【0008】矩形状のアレイ基板は、通常、同様に矩形状の対向基板よりも少し寸法が大きく、アレイ基板が対向基板から一長辺側に突き出してなる長辺側の棚状周縁部には、各信号線に画像データ信号を入力するための信号線パッドが配列される。そして、これら信号線パッドには、1枚の駆動回路基板から、フレキシブル配線基板（FPC:Flexible Print Circuit）またはテープキャリアパッケージ（TCP:Tape Carrier Package）を介して、画像データ信号が供給される。FPCは、ポリイミドなどの可撓性絶縁フィルム上に銅線パターン等の金属配線が形成されたものである。TCPは、さらに、駆動ICチップをそれぞれ一つ搭載してなるものである。長辺側の棚状周縁部に配列される信号線パッドは、通常、複数の信号線パッド群にまとめられており、TCP

を用いる場合、各信号線パッド群にそれぞれ一つの信号線側TCPが接続する。

【0009】一方、アレイ基板が対向基板から一短辺側に突き出してなる短辺側の柵状周縁部には、各走査線にスイッチング素子駆動用の走査信号を入力するための走査線パッドが配列されている。そして、これら走査線パッドには、信号線パッドの場合と同様に、駆動回路基板からFPCまたはTCPを介して走査信号が供給される。短辺側の柵状周縁部に配列される走査線パッドも、通常、一つまたは複数の走査線パッド群にまとめられており、各走査線パッド群に走査線側TCPが接続する。

【0010】近年、液晶表示装置に対する市場・用途が急拡大するとともに、一般に画像表示性能に対する要求が高まっており、画像表示の高精細化が進みつつある。例えばノートPC用としてはVGA(640×480画素)やSVGA(800×600画素)のものが用いられていたところ、XGA(1024×768画素)のものが用いられつつあり、SXGA(1280×1024画素)やUXGA(1600×1200画素)を採用する例も出てきている。一部にはQUXGA(3200×2400画素)の液晶表示装置も開発されるに至っている。

【0011】ところがこのような高精細(高解像度)の液晶表示装置であると、信号線パッドや走査線パッドの配列間隔が約50μmまたはそれ以下まで狭くなりつつある。

【0012】一般に、アレイ基板または液晶表示装置の検査のためには、柵状周縁部にある各パッドにプローブピンを接触させ検査信号を入力して、電気的検査(断線の有無や電気容量またはTFT特性についての検査)、または点灯検査(画素表示による検査)を行なっていた。

【0013】

【発明が解決しようとする課題】しかし、パッド配列ピッチが約50μm以下である場合に、各パッドに正確にプローブピンを接触させることは困難であった。また、可能であるとしても、非常に高精度のプローブピンを多数用いる必要があり、検査装置が高価なものとなるほか、作業負担も非常に大きいものとなる。

【0014】そこで、アレイ基板上に作り込んだ配線により、各信号線または各走査線に検査信号を入力することも考えられるが、これら配線は液晶表示装置の製品に残留するものである場合、液晶表示装置の使用時には、これら検査用配線が各信号線または各走査線を短絡させてしまうこととなる。

【0015】本発明は、上記問題点を鑑みなされたものであり、平面表示装置等を得るためのマトリクスアレイ基板において、検査を容易かつ安価に行なうことができるものを提供する。

【0016】

【課題を解決するための手段】請求項1のマトリクスアレイ基板は、略平行に配列される複数の走査線と、この走査線に略直交して配列される複数の信号線と、これら走査線及び信号線により画されるマトリクス状の各領域に配置されて全体で一つの画素領域をなす画素電極と、この画素電極ごとに設けられ、一の前記走査線と一の前記信号線との交点近傍にあって、一方の電極端子が該画素電極に接続し、他方の電極端子が該一の信号線に接続する各スイッチング素子と、前記各信号線の一端または前記各走査線の一端から前記画素領域の外へと引き出されて形成され、前記画素領域の縁に沿って配列される接続パッドとを備えたマトリクスアレイ基板であって、前記画素領域の外側に、前記画素領域の縁に沿って延びる検査用配線が、前記画素領域に近い側から遠い側へと複数本配置され、前記検査用配線の近傍において、互いに隣り合う前記信号線または互いに隣り合う前記走査線が、それぞれ相異なる前記検査用配線に電気的に接続することを特徴とする。

【0017】上記構成により、検査を容易かつ安価に行なうことができる。特に、周縁部の接続パッドの配列ピッチが50μm以下である場合にも容易かつ確実に検査を行なうことができる。

【0018】

【発明の実施の形態】実施例のマトリクスアレイ原基板について、図1～3を用いて説明する。ここで、マトリクスアレイ原基板とは、いわゆる1面取りにおいては、周縁部がスクライブ等により分断除去される前の状態のアレイ基板をいう。また、いわゆる多面取りにおいては、個々のアレイ基板を切り出す前の状態のアレイ基板をいう。以降、アレイ原基板ということにする。

【0019】図1は、実施例のアレイ原基板2の配線様式を模式的に示す配線図(等価回路図)である。図2は、各信号線パッド群の近傍の構成を示す模式的な平面図であり、図3は、1面取りの場合のアレイ原基板2の全体を示す模式的な平面図である。

【0020】実施例において、アレイ原基板2から作成される平面表示装置は、画像表示領域の対角寸法が15インチであってUXGA-TFT型のノーマリホワイトモードの光透過型液晶表示装置である。アレイ原基板2は、360×465mmの透明なガラス基板の上に種々の配線や成膜のパターンが作成されたものである。図3に示すように、実施例のアレイ原基板2は1面取りであり、一つのアレイ基板10を切り出すためのものである。しかし、以下の説明において、多面取りであっても全く同様である。

【0021】アレイ原基板2は、矩形状の切り出し後のアレイ基板10に対応する領域と、この四周の除去予定領域A3とからなり、さらに、アレイ基板10に対応する領域は、対向基板と重ね合わされる個所に形成される画素領域A1と、対向基板から一長辺側及び一短辺側に

突き出す周縁接続領域A2とからなる。なお、アレ基板10の一長辺側及び一短辺側のみに、接続パッド等を設けるための周縁接続領域を配置し、例えばもう一方の長辺側に配置しないのは、アレ基板10における画素領域A1の比率を大きくし、基板の利用効率を高めるためである。

【0022】画素領域A1においては、1600×3本の信号線61と、1200本の走査線11とが互いにほぼ直交するように配列される(図2参照)。信号線61及び走査線11が形作る格子の各マス目中にはITO(Indium Tin Oxide)等の透明導電材料からなる画素電極51が配される。信号線61及び走査線11の各交点付近には、信号線61から画素電極51への画像データ電圧の入力をスイッチングするスイッチング素子としての画素電極用TFT7が、それぞれ配される。

【0023】周縁接続領域A2にあって、切りだし後のアレ基板10についての一長辺10aに沿った側には、信号線61からの引き出し配線、及びその先端に形成される信号線パッド64が配列される。これら信号線パッド64は、図2に示すように、所定の数mごとにまとめられて、複数の信号線パッド群65-1,-2,...をなしている。これら信号線パッド群65は、周縁接続領域A2に実装される各TCPの出力端子群に対応して設けられたものである。

【0024】また、各信号線パッド群65の両端には、それぞれ、基板内側から信号線61が接続しない二つのダミーパッド32-1,-2が設けられている。ダミーパッドは、信号線パッド群65上にTCPまたは駆動ICチップの出力端子部を実装する際に、両端における機械的接続を確実に行なわせ、機械的衝撃やひずみによる接続個所の剥離を確実に防止するものである。

【0025】図2中では、ダミーパッド32-1,-2の寸法が信号線パッド64の寸法に略一致するかのよう描かれているが、通常、ダミーパッド32-1,-2は他のパッドより大きく形成され、検査装置の端子を容易に接触させることができる。

【0026】図1~2に示すように、各信号線パッド群65の外側には、信号線パッド64の配列方向に沿って、すなわち切りだし後のアレ基板10についての上記一長辺10aに沿って、信号線パッド64の検査のための2本の検査用配線31-1,-2が、それぞれ設けられている。各信号線パッド64の外側端から検査用配線31へと短い接続配線33が延びており、各信号線パッド群65内において互いに隣り合う信号線パッド64が互いに異なる検査用配線31に接続するように配線されている。例えば、図2に示すように、信号線パッド群65の一端から数えて奇数番目(2n+1番、0≤n(整数)≤m/2)の信号線パッド64-1,-3,...が内側の検査用配線31-1に接続され、偶数番目の信号線パッド64-2,-4,...が外側の検査用配線31-2に接続される。

【0027】内側及び外側の検査用配線31-1,-2は、両端が接続配線34を介して、内側及び外側のダミーパッド32-1,-2にそれぞれ接続している。すなわち、内側のダミーパッド32-1は、内側の検査用配線31-1を介して、信号線パッド群65内の奇数番目の各信号線パッド64-1,-3,...と接続しており、外側のダミーパッド32-2は、内側の検査用配線31-2を介して、信号線パッド群65内の奇数番目の各信号線パッド64-2,-4,...と接続している。

【0028】なお、検査用配線31-1,-2は信号線パッド64及び接続配線33とは異なる金属層の配線パターンにより形成される。詳しくは、信号線61、信号線パッド64及び接続配線33が第2金属層パターンにより形成されるのに対し、検査用配線31-1,-2は、走査線11及び走査線パッド14と同時に第1の金属層パターンにより形成される。そして、接続配線33と検査用配線31-1,-2とは、金属層パターン間の絶縁膜を貫くコンタクトホール41を介して接続される。

【0029】アレ基板10の一短辺10bに沿った側、すなわち走査線パッド14の個所についても、上記の信号線パッド64付近の個所と全く同様である。

【0030】まず、周縁接続領域A2にあって、切りだし後のアレ基板10の一短辺10bに沿った側についても、同様に、走査線11からの引き出し配線、及びその先端に形成される走査線パッド14が配列される。走査線パッド14は、一つまたは複数の走査線パッド群15にまとめられており、各走査線パッド群15の両端にも、二つのダミーパッドが設けられる。そして、各走査線パッド14が接続配線37を介して、内側及び外側の検査用配線35-1,-2のいずれかに接続しており、隣り合う走査線パッド14は異なる検査用配線35に接続されるように配線されている。また、走査線11、走査線パッド14及び接続配線37が第1の金属層パターンにより形成されるのに対して、検査用配線35-1,-2は、信号線61等と同時に第2の金属層パターンにより形成され、絶縁膜を貫くコンタクトホール41を介して、各接続配線37といずれかの検査用配線35-1,-2とが接続される。

【0031】上記のようなアレ原基板2は、複数の成膜、パターンニング及び洗浄の工程を経て完成された際には、対向基板と貼り合わせる前に、断線の有無や電気容量またはTFT特性の不良の有無等についての検査が行なわれる。

【0032】このアレ検査工程においては、検査パッドを兼ねるダミーパッド32に検査装置の検査端子を接続させるだけで隣り合う信号線に異なる検査用信号電位を供給することができ、これにより、アレ基板の各部分の電気的特性について十分な検査を行うことができる。例えば、隣り合う信号線61間の短絡は、二つのダミーパッド32-1,-2間の抵抗値を測定することにより

検出することができる。隣り合う走査線11についても全く同様である。

【0033】アレイ検査工程を経た後、アレイ原基板は、シール材を塗布した対向基板と貼り合わされて液晶材料が注入された後、周囲の不要部分がスクライブ等により分断除去される。

【0034】上記実施例のようなアレイ原基板であるとして、接続パッド間の間隔が50μm以下となった場合にも、検査装置の検査端子を容易かつ確実に接触させて検査を行なうことができる。また、精密で高価な検査プローブを省くことができるので、製造コストを低減することができる。

【0035】上記実施例においては、信号線パッド群65ごとに、2本の検査用配線31-1,-2、及び検査用パッドを兼ねるダミーパッド32-1,-2が設けられるものとして説明したが、信号線パッド64の全てについて、2本の検査用共通配線、及び2個の検査用パッドを配する構成とすることもできる。走査線パッドの側についても同様である。このような場合にも、上記実施例とほぼ同様の効果が得られる。

【0036】また、上記実施例では、信号線61と検査用配線31とが、信号線パッド64及び短い接続配線33を介して接続するものとして説明したが、信号線パッド64を経ずに引き出された接続配線と検査用配線31とが接続するようにすることもできる。例えば、切り出し後のアレイ基板10のもう一方の長辺1cに沿って検査用配線が配置され、信号線61が信号線パッド64とは逆の側で、除去予定領域A3に引き出されて検査配線に接続するようにすることもできる。

【0037】上記実施例においては、内側及び外側の2本の検査用配線を並べるものとして説明したが、3本以上の検査用配線を設け、互いに隣り合う接続パッドが異なる検査用配線に接続されるようにすることもできる。

【0038】また、上記実施例においては、検査用配線35、36がスクライブ等のガラス基板の分断により除去されるものとして説明したが、検査後に、砥石やレーザーで除去されるものであっても良い。

【0039】さらに、上記実施例においては、検査用配線がアレイ検査工程で用いられるものとして説明したが、場合によっては、液晶セルに組み立てた後の点灯検

査の際に用いることもできる。この場合は、点灯検査の後に、検査用配線が配された周縁部分を分断除去するか、または検査用配線の個所をレーザー等により除去することができる。

【0040】本実施例では、液晶表示装置用のマトリクスアレイ基板の例について説明したが、マトリクスアレイ基板をしようする製品であれば、例えば、平面型X線検出装置等に用いられるマトリクスアレイ基板であっても良い。

10 【0041】

【発明の効果】液晶表示装置用等のマトリクスアレイ基板において、検査を容易かつ安価に行なうことができる。特に、周縁部の接続パッドの配列ピッチが50μm以下である場合にも容易かつ確実に検査を行なうことができる。

【図面の簡単な説明】

【図1】実施例の液晶表示装置におけるアレイ基板の配線様式を模式的に示す平面図である。

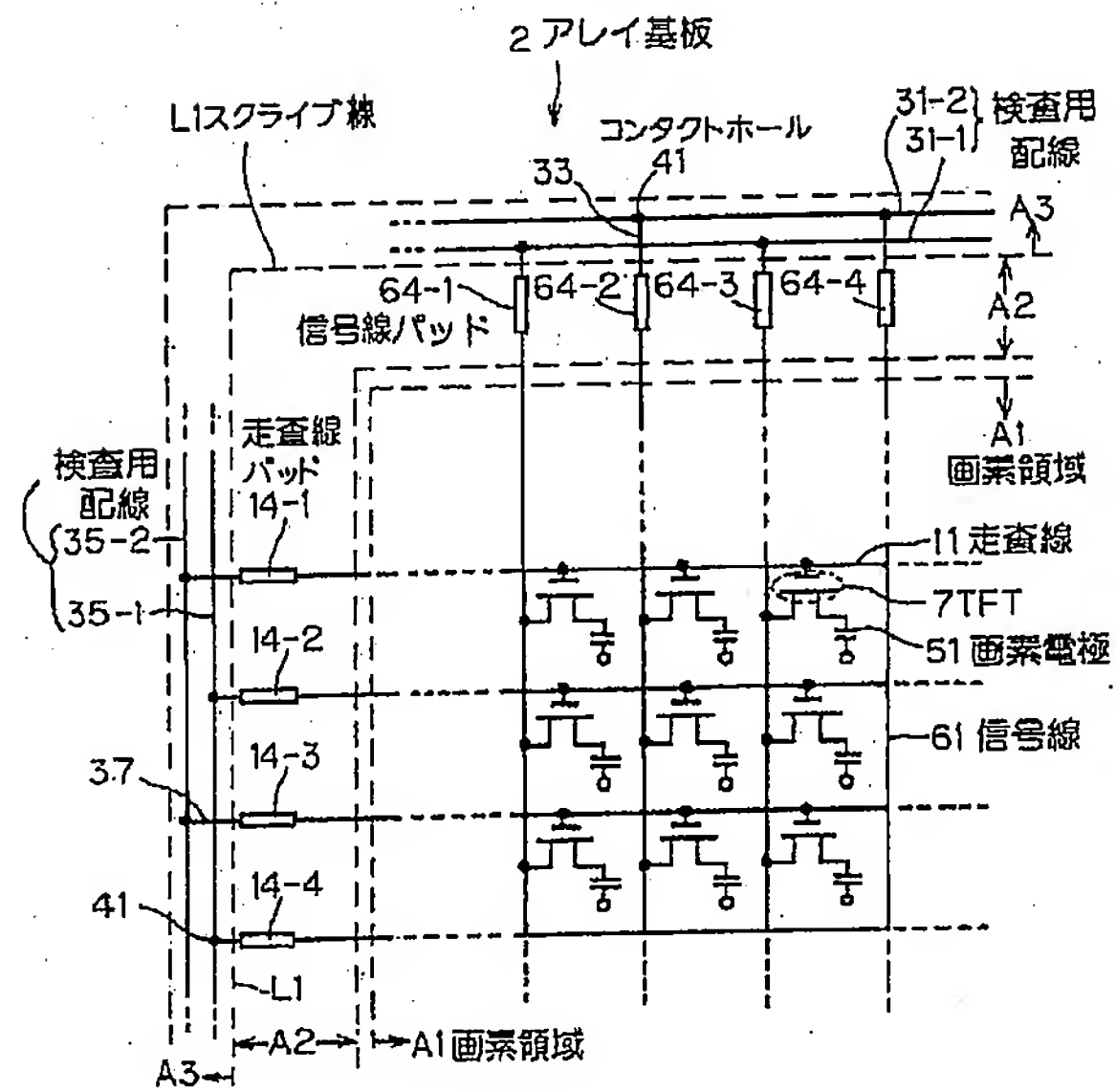
20 【図2】各信号線パッド群の近傍の構成を示す模式的な平面図である。

【図3】1面取りの場合のアレイ原基板2の全体を示す模式的な平面図である。

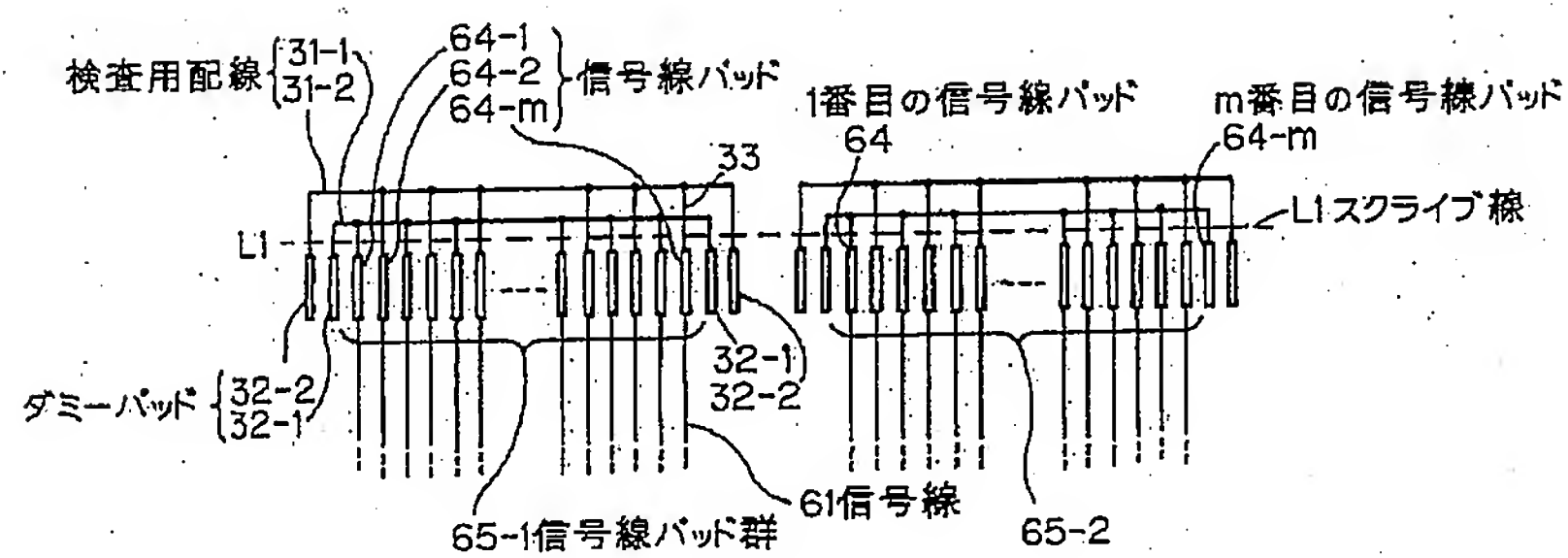
【符号の説明】

- 11 走査線
- 14 走査線パッド
- 2 アレイ原基板(分断除去前のアレイ基板)
- 31 信号線パッド群の検査用配線
- 32 信号線パッド群の両端のダミーパッド
- 35 走査線パッド群の検査用配線
- 36 走査線パッド群の両端のダミーパッド
- 41 コンタクトホール
- 51 画素電極
- 61 信号線
- 64 信号線パッド
- 65 信号線パッド群
- 7 TFT
- A1 画素領域
- A2 周縁接続領域
- A3 除去予定領域
- 40 L1 スクライブ線(分断予定線)

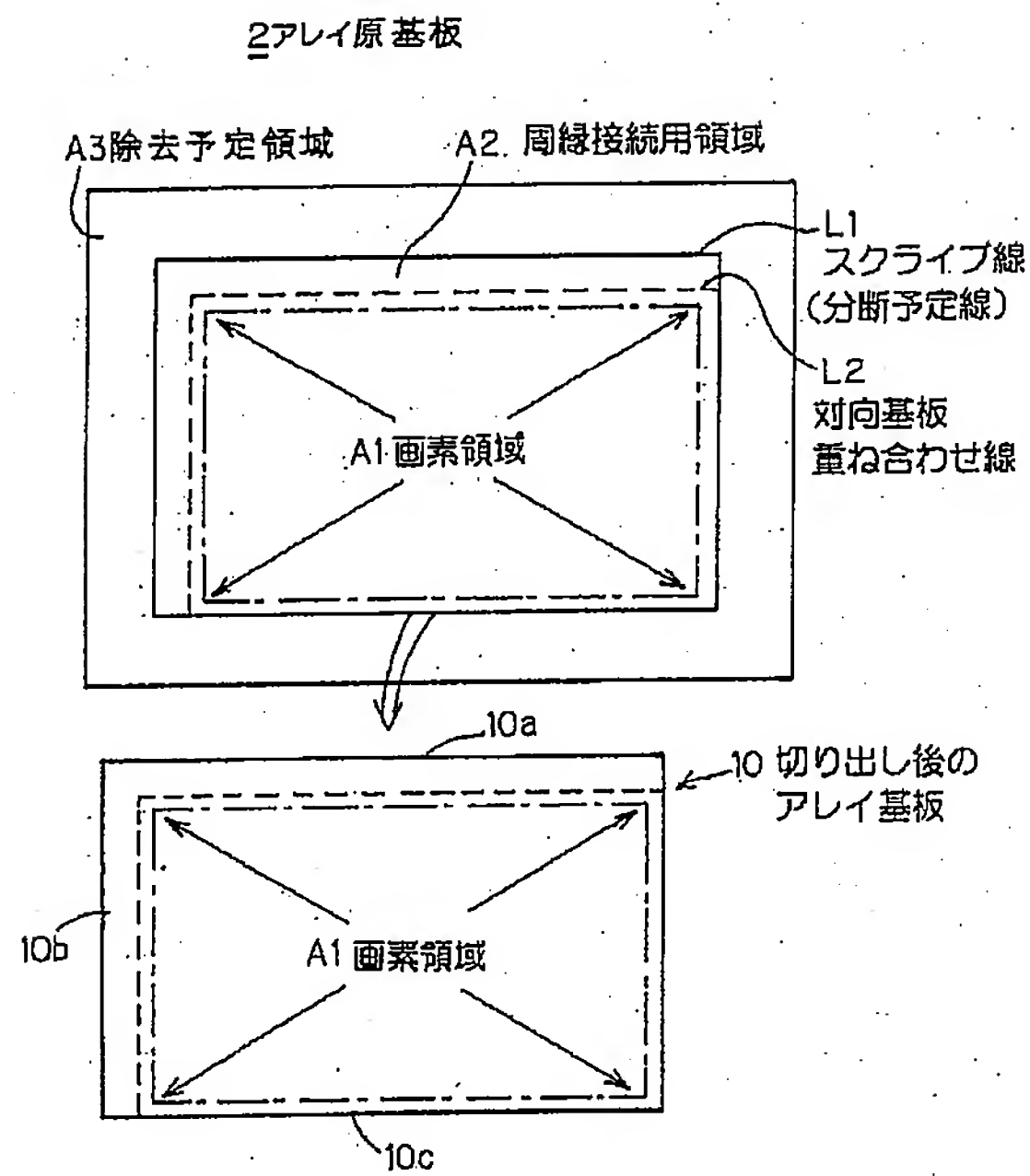
【図1】



【図2】



【図3】



フロントページの続き

(51)Int.Cl.⁷

G09F 9/30

識別記号

330

338

FI

G09F 9/30

G01R 31/28

テーマコード(参考)

338 5G435

V

Fターム(参考) 2G014 AA01 AB21

2G032 AA00 AK11 AK15 AL04

2H088 FA06 FA12 HA02 HA06 HA08

MA03 MA20

2H092 GA45 GA50 GA51 JB22 JB31

JB77 MA56 NA30

5C094 AA43 AA44 BA03 BA43 CA19

CA24 EA01 EA03 EA04 EA07

EB02 FB12

5G435 AA00 AA17 BB12 CC09 EE33

EE41 KK05